



ABSTRACT OF Korean Patent Application No. 10-1998-0060513

The present invention disclosed herein is an interface apparatus of encoding video data and a method thereof. The interface apparatus according to the present invention comprises a SRSM where data is inputted/outputted according to an address assignment;

- 5 an address generating means generating an address for reading and writing the data of the SRAM; an input interfacing means storing data inputted from an encoding device to output it to the SDRAM; an output interfacing means for outputting the data stored in the SDRAM to an external channel; and a control signal generating means for controlling input/output of the data of the SDRAM. In accordance with the present invention, instead of a
- 10 conventional asynchronous DRAM, a synchronous DRAM is adopted. As a result, the bit width and the complexity in an interface apparatus are reduced, thereby lowering cost. Accordingly, the cost of a video interface chip is lowered, and power consumption is also reduced.

AL

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. H04M 7/24	(45) 공고일자 2001년05월02일
(21) 출원번호 (22) 출원일자	(11) 등록번호 (24) 등록일자
10-1998-0080153 1998년12월29일	10-0288142 2001년02월05일
(53) 공개번호 (55) 공개일자	(53) 공개번호 (55) 공개일자
10-1998-0080153 1999년12월29일	10-2000-0043736 2000년07월15일

- (73) 특허권자 한국전기통신공사 이계철
- (72) 발명자 김기 성남시 변동구 장지동 205
김관수
대정광역시 서구 내동 220번지 롯데마트 117-101
고종석
대정광역시 유성구 송강동 천송아파트 205-1502
특허법인 신성 덕해원, 특허법인 신성 원석화, 특허법인 신성 최중석, 특허
법인 신성 박영호, 특허법인 신성 장지원
- (74) 대리인

요약
(54) 발명의 명칭 데이터 인터페이스 장치 및 그 방법

1. 청구 범위 기재된 발명이 속한 기술분야
본 발명은 비디오 인코더의 인터페이스 장치 및 그 방법에 관한 것임.
2. 발명이 해결하려는 기술적 과제
본 발명은 비디오 인코더의 부호화된 비트스트림을 채널로 출력할 때 버퍼링을 위한 임플렉 메모리(SRAM)의 크기를 줄여 하드웨어 비용을 절감하고, 소비 전력을 줄인 비디오 인코더의 인터페이스 장치 및 그 방법을 제공하고자 함.
3. 발명의 해결방법의 요지
본 발명에서는 기존의 디엠(DRM) 방식에 처리속도가 빠르고 제어가 간편한 '메스디엠(SDRAM)'을 사용하고, '메스디엠'의 메모리만큼 효율적으로 구성하고, 메모리 하드웨어와 제어 신호를 생성하는 장치를 별도로 두 제어함으로써 하드웨어 구조를 단순화한다.
4. 발명의 중요한 용도
본 발명은 비디오 인코더의 부호화된 비트스트림을 채널로 출력하기 위한 인터페이스에 이용됨.

- 도표도
- 도1
- 도2
- 도3
- 도4
- 도5
- 도6
- 도7
- 도8
- 도9
- 도10

- 도 11은 도 10의 내부 구조도.
- 도 12는 제어신호 발생기의 동작 타이밍도.
- 도 13은 SRAM 하드웨어 포인터 구조도.
- 도 14는 도 1의 비트스트림 인터페이스 장치 중 SRAM 하드웨어 발생기의 블록도.
- 도 15는 도 1의 내부 구조도.
- 도 16은 SRAM 하드웨어 발생기의 동작 타이밍도.
- 도 17은 도 1의 비트스트림 인터페이스 장치 중 버퍼생성 및 연산기의 블록도.
- 도 18은 도 1의 내부 구조도.
- 도 19는 버퍼생성 및 연산기의 동작 타이밍도.
- * 도면의 주요 부분에 대한 부호의 설명
- 100: 임플렉 인터페이스장치, 200: 출력 인터페이스장치.
- 300: 제어신호 발생기, 400: 하드웨어 발생기.
- 500: 버퍼생성 및 연산기, 600: 메스디엠, 700: 임플렉버퍼, 800: 출력버퍼, 900: 멀티플렉서.

발명의 상세한 설명
발명의 목적

본 발명은 비디오인코더(Video Encoder)의 부호화(encoding)된 비트스트림(Bit Stream)을 채널(channel)로 출력하기 위한 인터페이스(interface)장치 및 그 방법에 관한 것으로, 특히 싱크로니스 데이터링크(Synchronous Dynamic RAM; 이하 '메스디엠(SDRAM)'이라 함)을 사용하는 인터페이스장치 및 그 방법에 관한 것이다.

현재 비디오 인코더의 하드웨어는 임플렉생 처리모듈(IP module), 부호화기 제어모듈(control module), 출력생/추정생모듈(Out module), 포러의 메모리모듈, DT/장치화기 모듈 및 가변길이 부호화기 모듈(VLC module) 등과 같이 6가지 모듈로 나눌 수 있다.

이 중에서 포러의 메모리모듈의 인터페이스는 임플렉생 처리모듈로부터의 데이터 저장 및 출력, 부호화된 영상 데이터의 저장, 출력생 추장/모션생을 위해 필요한 영상(포러/필드)의 저장과 출력, 비트를 조정할 위한 부호화된 비트열의 저장 및 출력 등의 역할을 한다. 포러의 메모리 설계는 이들 각 모듈들과의 인터페이스에 필요한 임플렉 버퍼의 크기를 가능한 작게 사용하여 각 모듈들이 데이터를 처리할 수 있도록 데이터링을 맞추는 것이 주요임에 있다.

그러나, 종래에는 포러의 메모리모듈을 비동기적(asynchronous) 데이터링크를 여러개 사용하여 설계하였다. 이러한 구조에서는 메모리의 데이터폭이 64비트이며, 인터페이스 비트폭이 4비트(예를 들어 '복합도') 이하의 데이터폭(4bit-out)의 폭이 크게 되는 문제점이 있었다. 또한, 비디오 인코더 내부의 데이터버퍼를 위한 메스디엠(SRAM)의 용량이 많아서 결과적으로 하드웨어 구현상 비용이 많이 드는 부딪히 있었다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기 문제점을 해결하기 위해 안출된 것으로서, 하드웨어 구현 비용을 적게 하는 부호화 영상데이터의 인터페이스 장치 및 그 방법을 제공함에 있다 그 목적이 있다.

또한, 본 발명의 다른 목적은 비디오 인코더의 부호화된 비트스트림을 채널로 출력할 때 버퍼링을 위한 임플렉 메모리 및 제어장치를 간편화한 부호화 영상데이터의 인터페이스 장치 및 그 방법을 제공함에 있다.

또한, 본 발명의 또다른 목적은 인터페이스 발생의 복잡도를 감소화하면서 비디오 인코더 내부의 데이터 버퍼링을 위한 내부메모리의 실제 면적을 최소화한 부호화 영상데이터의 인터페이스 장치 및 그 방법을 제공함에 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명의 실시예는, 부호화 영상데이터의 인터페이스장치에 있어서, 하드웨어 발생기 제어(데이터의 인/출력)에 사용되는 메스디엠; 상기 메스디엠의 데이터 링크 및 인터페이스를 위한 메모리모듈을 발생하는 하드웨어 발생기; 부호화 영상데이터를 입력된 데이터에 저장하여 상기 메스디엠으로 출력하는 임플렉 인터페이스 유닛; 상기 메스디엠에 저장된 데이터를 외부채널로 출력하는 출력 인터페이스 유닛; 및 상기 메스디엠의 데이터 인/출력과 출력을 제어하는 제어신호 발생 유닛을 구비하는 것을 특징으로 한다.

상기 다른 목적을 달성하기 위한 본 발명의 다른 실시예는, 부호화 영상데이터의 인터페이스장치에 있어

는 기술면에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

문항의 요지

이상에서 설명한 바와 같이 본 발명에서 제시하는 부호화 영상 데이터의 인터페이스 장치는 기존의 속도 가 느린 비동기식 디램을 사용하자 않고 속도가 빠른 동기식 메모리(SSM)를 사용하여 인터페이스 장치내의 비트셀과 하드웨어 복호도를 같이 하드웨어 구성시 비용을 줄인다. 이는 비디오 인코딩 장치의 가격을 저렴하게 하고 전력 소모를 줄이는 효과가 있다.

(57) 청구의 범위

청구항 1

부호화 영상데이터의 인터페이스장치에 있어서,

어드레스 지정에 따라 데이터의 입/출력이 이루어지는 메모리;

상기 메모리의 데이터 리드 및 라이트를 위한 어드레스를 발생하는 어드레스 생성 수단;

부호화 장치로부터 입력된 데이터를 저장하여 상기 메모리로 출력하는 입력 인터페이스 수단;

상기 메모리에 저장된 데이터를 외부채널로 출력하는 출력 인터페이스 수단; 및

상기 메모리의 데이터 입력과 출력을 제어하는 제어신호 생성 수단

를 포함하는 부호화 영상데이터의 인터페이스장치.

청구항 2

제 1항에 있어서,

상기 입력 인터페이스 수인과 입력 및 출력이 이루어지는 출력 버퍼링 수단

를 더 포함하는 부호화 영상데이터의 인터페이스장치.

청구항 3

제 2항에 있어서,

상기 입력 버퍼링 수단이 메모리(SSM)으로 이루어진 것을 특징으로 하는 부호화 영상데이터의 인터페이스 장치.

청구항 4

제 1항에 있어서,

상기 출력 인터페이스 수인과 입력 및 출력이 이루어지는 출력 버퍼링 수단

를 더 포함하는 부호화 영상데이터의 인터페이스장치.

청구항 5

제 4항에 있어서,

상기 출력 버퍼링 수단이 메모리(SSM)으로 이루어진 것을 특징으로 하는 부호화 영상데이터의 인터페이스 장치.

청구항 6

제 1항에 있어서,

상기 어드레스 생성 수단은,

상기 어드레스 생성기와 쓰기 어드레스 생성기로 이루어진 것을 특징으로 하는 부호화 영상데이터의 인터페이스장치.

청구항 7

제 1항에 있어서,

상기 어드레스 생성 수인과 쓰기 제어신호 생성 수단 사이에 멀티플렉서를 더 포함하는 것을 특징으로 하는 부호화 영상데이터의 인터페이스장치.

청구항 8

부호화 영상데이터의 인터페이스장치에 있어서,

어드레스 지정에 따라 데이터의 입/출력이 이루어지는 메모리;

상기 메모리의 데이터 리드 및 라이트를 위한 어드레스를 발생하는 어드레스 생성 수단;

부호화 장치로부터 입력된 데이터를 저장하여 상기 메모리로 출력하는 입력 인터페이스 수단;

상기 메모리에 저장된 데이터를 외부채널로 출력하는 출력 인터페이스 수단;

상기 메모리의 데이터 입력과 출력을 제어하는 제어신호 생성 수단; 및
현재의 채널버퍼에 저장된 데이터의 정보를 이용하여 가변길이 부호화의 속도를 결정하는 버퍼상태 연산 수단
를 포함하는 부호화 영상데이터의 인터페이스장치.

청구항 9

제 8항에 있어서,

상기 입력 인터페이스 수인과 입력 및 출력이 이루어지는 입력 버퍼링 수단

를 더 포함하는 부호화 영상데이터의 인터페이스장치.

청구항 10

제 9항에 있어서,

상기 입력 버퍼링 수단은 메모리(SSM)으로 이루어진 것을 특징으로 하는 부호화 영상데이터의 인터페이스 장치.

청구항 11

제 8항에 있어서,

상기 출력 인터페이스 수인과 입력 및 출력이 이루어지는 출력 버퍼링 수단

를 더 포함하는 부호화 영상데이터의 인터페이스장치.

청구항 12

제 11항에 있어서,

상기 출력 버퍼링 수단이 메모리(SSM)으로 이루어진 것을 특징으로 하는 부호화 영상데이터의 인터페이스 장치.

청구항 13

제 8항에 있어서,

상기 어드레스 생성 수단은,

상기 어드레스 생성기와 쓰기 어드레스 생성기로 이루어진 것을 특징으로 하는 부호화 영상데이터의 인터페이스장치.

청구항 14

제 8항에 있어서,

상기 어드레스 생성 수인과 쓰기 제어신호 생성 수단 사이에 멀티플렉서를 더 포함하는 것을 특징으로 하는 부호화 영상데이터의 인터페이스장치.

청구항 15

부호화 영상데이터의 인터페이스장치에 있어서,

어드레스 지정에 따라 데이터의 입/출력이 이루어지는 메모리;

상기 메모리의 데이터 리드 및 라이트를 위한 어드레스를 발생하는 어드레스 생성 수단;

부호화 장치로부터 입력된 데이터를 저장하여 상기 메모리로 출력하는 입력 인터페이스 수단;

상기 입력 인터페이스 수인과 입력 및 출력이 이루어지는 출력 버퍼링 수단;

상기 메모리에 저장된 데이터를 외부채널로 출력하는 출력 인터페이스 수단;

상기 출력 인터페이스 수인과 입력 및 출력이 이루어지는 출력 버퍼링 수단;

상기 메모리의 데이터 입력과 출력을 제어하는 제어신호 생성 수단; 및
현재의 채널버퍼에 저장된 데이터의 정보를 이용하여 가변길이 부호화의 속도를 결정하는 버퍼상태 연산을 포함하는 부호화 영상데이터의 인터페이스장치.

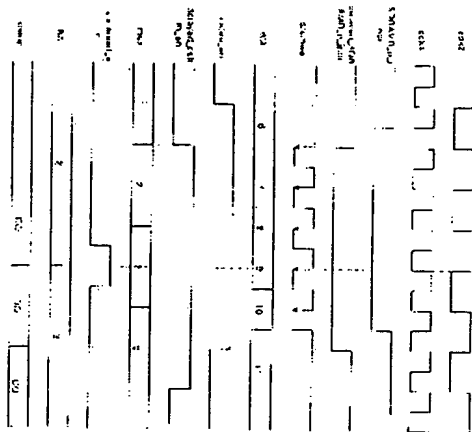
청구항 16

제 15항에 있어서,

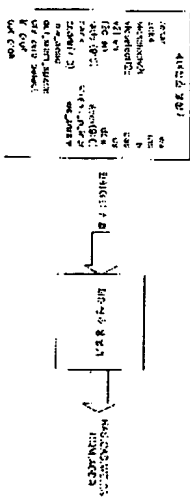
상기 입력 버퍼링 수단이 메모리(SSM)으로 이루어진 것을 특징으로 하는 부호화 영상데이터의 인터페이스 장치.

청구항 17

5B10



5B11



5B12

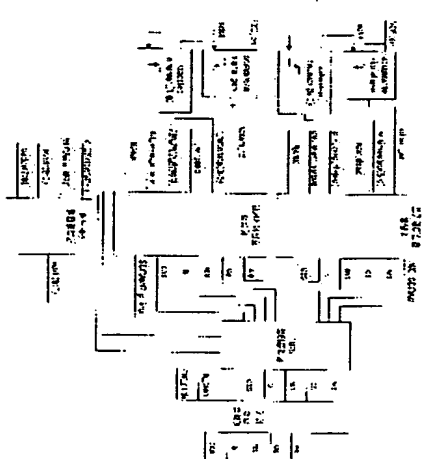


Figure 13

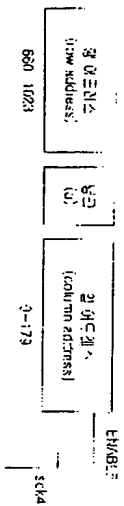


Figure 14

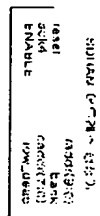


Figure 15

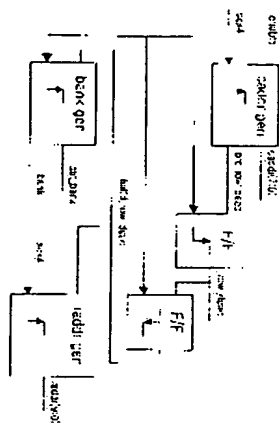


Figure 16

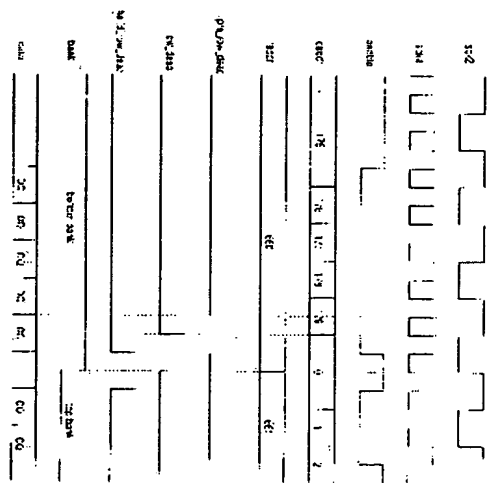


Figure 17

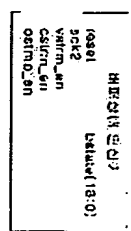
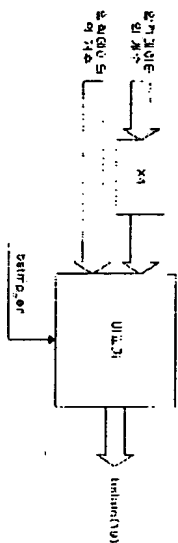


Figure 18



25.000
- 20.000

REF ID: A66666

**CHRY-
CUMT**

2007

Zilber, J.C.